

УДК 004.021

КОМПЛЕКСНАЯ МЕТОДИКА ТЕСТИРОВАНИЯ ПРОИЗВОДИТЕЛЬНОСТИ СУПЕРКОМПЬЮТЕРОВ

В. С. Горбунов¹, Л. К. Эйсымонт¹

Рассматривается рейтинговое и профессиональное (комплексное и углубленное) оценочное тестирование. Оба подхода представляют интерес. Это демонстрируется сначала на примере анализа динамики результатов рейтингового тестирования последних лет, позволившего выявить устойчивую тенденцию развития суперкомпьютеров в сторону повышения эффективности решения задач с интенсивной нерегулярной работой с памятью. Далее рассматриваются схемы применения профессионального оценочного тестирования при оценке и разработке суперкомпьютеров, а также пример такой методики, применяемой авторами. Эта методика особенна своей многоуровневостью и разноплановостью на уровнях, обеспечиваемой тестами разной направленности и специальным образом изменяемой нагрузкой на оборудование. Сообщается о вариантах практического применения методики и использования ее результатов при оптимизации программ и создании перспективного системного программного обеспечения. Статья рекомендована к публикации Программным комитетом Международной научной конференции “Научный сервис в сети Интернет: все грани параллелизма” (<http://agora.guru.ru/abrau2013>).

Ключевые слова: рейтинговое тестирование, комплексное тестирование, задачи с интенсивной нерегулярной работой с памятью, многоуровневое оценочное тестирование, пространственно-временная локализация обращений к памяти, оптимизация задержек обращений к памяти, оптимизация толерантности к задержкам обращений к памяти, системы поддержки выполнения программ, программная эмуляция мультитредовых архитектур.

Предисловие. В работе [1] отмечалась важность оценочного тестирования производительности суперкомпьютеров как общедоступного, рейтингового (Top500, Graph500, Green500, HPC Challenge Class 1 Awards), так и профессионального, разнопланового и углубленного (методики HPC Challenge, HPEC Challenge и др.). Были упомянуты появившиеся в начале 2000-х гг. федеральные центры оценочного тестирования США и Китая, а также существовавший ранее при Минпромнауки РФ Центр независимого межведомственного тестирования суперкомпьютерных систем (ЦТСС), организованный в 2000-м г. В состав ЦТСС входили ведущие специалисты в данной области из ИПМ РАН им. М. В. Келдыша (инициатор создания ЦТСС), НИИ “Квант”, ОАО “НИЦЭВТ”, ИММ РАН, НИВЦ МГУ, ФГУП “РФЯЦ-ВНИИЭФ” (г. Саров) и Межведомственного суперкомпьютерного центра РАН. Предлагалось воссоздание ЦТСС в обновленном виде, сначала как рабочей группы (далее — Центр) НИИ “Квант” и Санкт-Петербургского государственного политехнического университета (СПбГПУ). Настоящая статья связана с темой оценочного тестирования, отражает важные современные тенденции и освещает некоторые работы Центра за последнее время.

1. О чем говорит динамика рейтинговых списков. Возникновение рейтингового теста говорит об актуальности соответствующего класса приложений. Темп улучшения значений характеристик на тесте (рейтинговая динамика) говорит об интенсивности и направленности работ.

В последние годы стали популярны DIS-задачи (Data Intensive Systems), отличающиеся плохой пространственно-временной локализацией и непредсказуемостью адресов обращений к памяти, а также высокой интенсивностью операций с памятью в сравнении с вычислительными. На этих задачах неэффективно работает кэш-память, поэтому DIS-задачи еще называют “недружественными” к ней. Класс DIS-задач представляют тесты BFS (рейтинг Graph500); G-RandomAccess, G-FFT, EP-STREAM-Triad (три из четырех тестов рейтинга HPC Challenge Class 1 Awards). Противоположностью DIS-задач являются CF-задачи (Cache-Friendly, “дружественные” к кэш-памяти), имеющие хорошую пространственно-временную локализацию и предсказуемость адресов обращений к памяти; они представляются тестами Linpack (рейтинг Top500) и G-HPL (рейтинг HPC Challenge Class 1 Awards).

¹ Научно-исследовательский институт “Квант”, 4-й Лихачевский пер., д. 15, 125438, Москва; В. С. Горбунов, зам. директора по науч. работе, e-mail: gorbunov@rdi-kvant.ru; Л. К. Эйсымонт, науч. консультант, e-mail: verger-lk@yandex.ru

Таблица 1

Динамика первых пяти мест списка Top500

Top500		Место в рейтинге (Тflops)				
Год	Месяц	1	2	3	4	5
2010	Июнь	1759.0	1271.0	1042.0	831.7	825.5
		XT5	Nebulae	Roadrunner	XT5	BG/P
	Ноябрь	2566.0	1759.0	1271.0	1192.0	1054.0
		Tianhe-1A	XT5	Nebulae	Tsubame	XE6
2011	Июнь	8162.0	2566.0	1759.0	1271.0	1192.0
		K-comp	Tianhe-1A	XT5	Nebulae	Tsubame
	Ноябрь	10510.0	2566.0	1759.0	1271.0	1192.0
		K-comp	Tianhe-1A	XT5	Nebulae	Tsubame
2012	Июнь	16324.8	10510.0	8162.0	2897.0	2566.0
		BG/Q	K-comp	BG/Q	IBM-cluster	Tianhe-1A
	Ноябрь	17590.0	16324.8	10510.0	8162.4	4141.2
		XK7	BG/Q	K-comp	BG/Q	BG/Q
Динамика 2012/2005 (Nov, разы)		62.69	178.8	165.78	133.81	108.13
Динамика 2012/2010 (Nov, разы)		6.86	9.28	8.27	6.85	3.93

Таблица 2

Динамика первых пяти мест списка Graph500

Graph500		Место в рейтинге (GTEPS(scale))				
Год	Месяц	1	2	3	4	5
2010	Ноябрь	6.6(36)	5.22(32)	1.22(29)	1.17(29)	0.533(29)
		BG/P	XT4	XMT	XMT	X5670+IB
2011	Июнь	43.47(37)	25.08(37)	19.96(36)	18.51(38)	18.42(38)
		Lomonosov	XE6	XT4	BG/P	BG/P
	Ноябрь	253.4(32)	112.7(37)	103.1(37)	99.86(36)	92.34(36)
		BG/Q	XE6	Lomonosov	Tsubame	BG/P
2012	Июнь	3541(38)	3541(38)	508.1(35)	358.1(38)	317.09(35)
		BG/Q	BG/Q	p7-775	K-comp	HP-cluster
	Ноябрь	15383(40)	10461(39)	5848(38)	5524(40)	2567(37)
		BG/Q	BG/Q	BG/Q	K-comp	BG/Q
Динамика 2012/2010 (разы)		2330	2004	4793	4721	4816

В табл. 1 дана динамика первых пяти мест списка Top500 с июня 2010 г. по ноябрь 2012 г. Видно, что показатели для первого места увеличились почти в 63 раза, следующие четыре места подтягиваются к лидеру, темп их улучшения более сотни. В сравнении с ноябрем 2010 г. ускорение первого места лишь

6.4 раза, для следующих четырех мест — не более десяти. В табл. 2 приведена динамика первых пяти мест списка Graph500. Если сравнивать показатели ноября 2012 г. с ноябрем 2010 г., то по первому месту разница в 2330 раз (в Top500 всего в 6.9 раза), для следующих четырех мест ускорение от 2000 до 4800 раз (в Top500 в 4–9 раз).

Такое отличие динамики списков Top500 и Graph500 является впечатляющим количественным подтверждением выводов аналитиков, что оптимизация суперкомпьютеров для выполнения DIS-задач в настоящее время наиболее актуальна. Такие же выводы можно сделать, рассматривая характеристики на тестах рейтинга HPC Challenge Class 1 Award.

Таблица 3
Динамика первых двух мест из списка HPC Challenge Class 1 Award

HPC Awards (Nov)	G-HPL		G-RandomAccess		G-FFT		EP-Stream-Triad	
	(TFlops)		(GUPS)		(TFlops)		(Tbyte/s)	
	1	2	1	2	1	2	1	2
2005	259	—	35	—	2.3	—	160	—
	BG/L	—	BG/L	—	BG/L	—	BG/L	—
2006	259	67	35	17	2.311	1.122	160	55
	BG/L	BG/L	BG/L	BG/L	BG/L	XT3	BG/L	p5-575
2007	259	94	35.5	33.6	2.870	2.311	160	77
	BG/L	XT3	BG/L	XT3	XT3	BG/L	BG/L	XT3
2008	902	259	103	35.5	5.080	2.870	330	160
	XT5	BG/L	BG/P	BG/L	BG/P	XT3	XT5	BG/L
2009	1533	736	117	103	11.0	8.0	398	267
	XT5	XT5	BG/P	BG/P	BG/P	BG/P	XT5	BG/P
2010	1533	736	117	103	11.88	11.7	398	267
	XT5	XT5	BG/P	BG/P	SX-9	XT5	XT5	BG/P
2011	2118	1533	121	117	34.7	11.88	812	398
	K-comp	XT5	K-comp	BG/P	K-comp	SX-9	K-comp	XT5
2012	9796	1533	2021	472	205.9	132.7	3857	525
	K-comp	XT5	p7-775	K-comp	K-comp	p7-775	K-comp	p7-775
Динамика 2012/2006 (Nov, разы)	37.8	22.88	<u>57.75</u>	7.62	<u>89.52</u>	<u>118.27</u>	24.01	4.27
Динамика 2012/2010 (Nov, разы)	6.4	2.08	17.27	4.58	17.33	11.34	9.69	1.97

В табл. 3 дана динамика первых двух мест списка HPC Challenge Class 1 Award. Наиболее сильная динамика наблюдается на тестах G-FFT и G-RandomAccess. Однако она ниже, чем была на тесте BFS списка Graph500 (табл. 2), что объясняется более простой работой с памятью на тесте BFS.

Динамика трех рейтинговых списков демонстрирует актуальность характеристик, связанных с выполнением операций с памятью. Отметим, что такие характеристики были заложены в основу базовой методики оценочного тестирования, применяемой в Центре, которая будет рассмотрена далее. Однако сначала остановимся на разных схемах использования методик оценочного тестирования.

2. Схемы оценочного тестирования. Пусть $A = (A_1, A_2, \dots, A_N)$ — это набор приложений, в эффективном выполнении которых на суперкомпьютере S заинтересован заказчик. Будем считать, что суперкомпьютер S имеет следующие компоненты: Hw — аппаратная часть; Sw_{OS} — операционная система;

SW_{RT/LIB} — системы поддержки выполнения программ (run-time системы) и библиотеки; Sw_C — компиляторы. Показателями эффективности выполнения приложений будет достижение некоторых значений характеристик $Q = (Q_1, Q_2, \dots, Q_M)$.

Пусть также имеется набор тестов $T_{I,J}$, где I — уровень теста, J — номер теста на уровне, который входит в методику оценочного тестирования, включающую в себя дополнительно порядок использования тестов, подходы к трактовке результатов на тестах, инструментальные средства обработки и накопления результатов, средства анализа, средства профилирования приложений. Рассмотрим часто применяемые схемы оценочного тестирования производительности.

Схема 1. Пропускается набор приложений A на суперкомпьютере S и фиксируются значения характеристик Q . На этом оценочное тестирование завершается. Если значения характеристик Q устраивают, то суперкомпьютер S оценивается положительно, иначе отрицательно. Это самая простая схема.

Схема 2. Пропускается набор приложений A на суперкомпьютере S и фиксируются значения характеристик Q , но на этом работа не заканчивается, поскольку есть необходимость улучшить набор Q .

Обычно изначально пробуются разные варианты Sw_C, Sw_{RT/LIB} и Sw_{OS}. При этом удобнее использовать подмножества тестового набора $T_{I,J}$, которые поставлены в соответствие имеющимся приложениям. Обозначим такие подмножества в виде $A_K \approx T_{I,J}^{(k)}$. Эта схема демонстрирует “запоздалое” применение профессионального оценочного тестирования. К сожалению, бывает, что к нему прибегают, когда суперкомпьютер S уже приобретен.

Схема 3. Имеется суперкомпьютер S , но набора приложений A либо нет, либо они по какой-то причине малодоступны, подмножества $A_K \approx T_{I,J}^{(k)}$ есть или нет. Это типичная ситуация, когда суперкомпьютер делается по его спецификации.

В этом случае оценочное тестирование может вестись на тестовом наборе $T_{I,J}$; это уже профессиональный уровень, результаты обсуждаются и согласуются с заказчиком, по ним проводится оптимизация суперкомпьютера S . Примеры такого тестирования и оптимизации даны в работе [7].

Схема 4. Суперкомпьютер S надо еще разработать, нет или мало приложений A , но общее их видение имеется, есть тестовый набор $T_{I,J}$, на котором необходимо достичь определенных значений характеристик, которые задаются относительно достижимых на уже существующем эталонном суперкомпьютере. Подмножества $A_K \approx T_{I,J}^{(k)}$ для предполагаемых приложений A также создаются и согласуются. В этом случае набор $T_{I,J}$ и подмножества $T_{I,J}^{(k)}$ выступают как часть технического задания на разработку суперкомпьютера S . Обычно в процессе такой работы $T_{I,J}$ и $T_{I,J}^{(k)}$ дорабатываются. Например, сейчас есть необходимость доработки тестов применяемой в Центре методики с учетом ставших актуальными задач на динамических графах. В частности, представляет интерес использование формата STINGER хранения таких графов в глобально адресуемой памяти [12].

Такая схема применялась при разработке петафлопсных суперкомпьютеров программы DARPA HPCS и проекта Ангара [11], а сейчас — экзамасштабных суперкомпьютеров [13]. В этом случае работа ведется на имитационных моделях и макетах. Интересна обнаруженная недавно возможность применения при макетировании и даже создании опытных образцов кластерных суперкомпьютеров, поскольку огромное количество имеющихся в них процессорных ядер неожиданно эффективно и относительно дешево позволяет эмулировать перспективные архитектуры. Например, доказана возможность эффективной эмуляции массово-мультиредовых архитектур с глобально адресуемой памятью [10], а также возможность отработки перспективных операционных систем и систем поддержки выполнения программ [14].

При любой схеме главным результатом оценочного тестирования являются знания о работе оборудования и приложений. Известна крылатая фраза: “не можешь измерить — не можешь улучшить”.

3. Многоуровневая методика оценочного тестирования. Работа ЦТСС Минпромнауки РФ началась в свое время с создания собственной методики оценочного тестирования [15]. Уже тогда применялся способ оценки границ реальной производительности и ее сравнения с декларируемой пиковой: верхняя на задаче Linpack, нижняя — на задачах аэрогидродинамики тестового пакета NASA NPВ. Это отражало разную работу с памятью в приложениях.

Далее методика была обобщена в ОАО “НИЦЭВТ” [16, 17] и получила развитие в ФГУП “НИИ “Квант” [1]. В основу положен принцип оценки “снизу вверх” от основных элементов до вычислительной системы в целом. Считается, что главным элементом, влияющим на эффективность, является подсистема памяти. Методика отображает и степень детализации, с которой требуется получить знания о тестируемой системе: на нижних уровнях находятся тесты компонентов системы, а на верхних — пользовательские программы. Уровни тестирования можно выбирать в зависимости от применяемой схемы тестирования. Детализация тестовой нагрузки в методике делается целенаправленно, со знанием ожидаемых особенно-

стей работы оборудования.

Первый уровень — оценка подсистемы памяти на тесте APEX-MAP, он искусственно меняет пространственно-временную локализацию адресов обращений и определяет среднее количество тактов на одно обращение. По результатам строится APEX-поверхность — зависимость тактов процессора, затраченных на обращение к памяти, от временной и пространственной локализации.

Второй уровень — граничные тесты, соответствуют четырем предельным значениям пространственно-временной локализации: Linpack (хорошая пространственная и временная локализация), Random Access (одновременно плохая пространственная и временная), PTRANS и TRIAD (плохая временная, хорошая пространственная), FFT (хорошая временная, плохая пространственная локализация).

Третий уровень — специально подобранные тесты для детального исследования оборудования, а именно процессорных функциональных устройств выполнения арифметико-логических операций и операций с памятью, внутренней и внешней сети вычислительных узлов, системы ввода-вывода.

Подгруппа 3.1. Эффективность устройств выполнения операций с памятью при разных по сложности схемах доступа к памяти.

Подгруппа 3.2. Эффективность арифметико-логических устройств процессора на вычислениях разной интенсивности с разными операциями и операндами на фоне простейшей, наилучшей по пространственно-временной локализации схемы работы с памятью.

Подгруппа 3.3. Эффективность арифметико-логических устройств процессора на вычислениях разной интенсивности с разными операциями и операндами на фоне сложных схем доступа к памяти с плохой пространственно-временной локализацией.

Подгруппа 3.4. Тесты внутриузловой и межузловой коммуникационной сети.

Подгруппа 3.5. Комплексные тесты вычислительного узла.

Подгруппа 3.6. Тесты подсистемы ввода-вывода.

Четвертый уровень — общие и специальные базовые алгоритмы прикладных программ: стандартные математические функции, векторные операции, векторно-матричные операции (включая операции с разреженными матрицами), матричные операции, операции с битовыми матрицами, операции специальных преобразований при обработке сигналов, операции целочисленной арифметики многократной точности. Обычно из тестов этого уровня составляются подмножества $T_{I,J}^{(k)}$, которые сопоставляются с приложениями.

Пятый уровень — ядра разных приложений, а именно научные расчеты (линейная алгебра и аэрогидродинамика); сжатие текстов и изображений; защита информации; обработка текстов и изображений; задачи оптимизации и поиска; задачи на высокорегулярных структурах (сеточные методы и клеточные алгоритмы); задачи на деревьях и графах; тесты разных моделей организации параллельных программ.

Шестой уровень — тесты модельных приложений, а также операционной системы и системы планирования прохождения заданий.

Седьмой уровень — тесты в виде прикладных программ, немного упрощенных для проведения тестирования.

Имеется автоматизированная система обработки файлов с результатами оценочного тестирования, а также база данных результатов с графическим интерфейсом для анализа полученных результатов и информационно-аналитическая база по тематике суперкомпьютеров и их оценочному тестированию.

4. Некоторые результаты и варианты их применения. Рассмотренная методика тестирования активно применялась в последние несколько лет, что отражено в достаточно большом количестве публикаций и выступлений. Объектами тестирования были:

- суперскалярные микропроцессоры от Intel и AMD;
- 64-ядерный микропроцессор фирмы Tiler;
- графические сопроцессоры фирм Nvidia и ATI;
- коммуникационные средства фирм Mellanox, Qlogic и Arista;
- высокорезирующая сеть MVS-express собственной разработки;
- 2-х, 4-х и 8-socketные серверные платы;
- фрагменты суперкомпьютеров с однорейловыми и многорейловыми коммуникационными сетями;
- фрагменты облачных суперкомпьютеров.

Среди недавних работ Центра можно выделить сравнительное оценочное тестирование Xeon Phi и Xeon Sandy Bridge [2] и работы [3, 4], которые рассмотрим подробнее, поскольку они демонстрируют возможность достаточно необычного использования получаемых при оценочном тестировании знаний для оптимизации вычислений на имеющемся оборудовании.

В работе [3] реализована методика измерения пространственной (SL) и временной (TL) локализации

при выполнении программ на некотором процессоре. Для этого автоматически локализовались команды работы с памятью в битовом коде приложения и проводилась трассировка адресов обращений к памяти в этих командах. По таким трассам адресов в соответствии с методикой [5] вычислялась измеряемая локализация $\langle SL, TL \rangle$ как всего приложения, так и задаваемых отдельных команд, реализована возможность выборочной выдачи профилей обращений к памяти в координатах “адрес–время”.

В соответствии с [5] был еще реализован способ перехода от измеряемой $\langle SL, TL \rangle$ к точке $\langle SL^*, TL^* \rangle$ АРЕХ-поверхности [6] подсистемы памяти используемого приложением процессора. Переход к $\langle SL^*, TL^* \rangle$ позволяет увидеть, в каком режиме локализации используется подсистема памяти на этом приложении. Такое знание о приложении можно использовать для его оптимизации посредством улучшения локализации, если это требуется и возможно, но имеется еще один вариант, он связан с результатами второй работы [4], суть его в следующем.

В работе [4] приведены результаты оценки эффективности одновременного выполнения множества операций с памятью с плохой пространственно-временной локализацией в многоядерных суперскалярных процессорах, а также эффективности способов программной эмуляции массово-мультитредовых архитектур посредством корутин на суперскалярных процессорах. Цель такого исследования — оценка возможности разработки в будущем для кластерных суперкомпьютеров с многоядерными суперскалярными микропроцессорами некоторой системы поддержки выполнения программ (SWRT/LIB), в которой за счет резкого увеличения одновременно выполняемых операций с памятью (как и в массово-мультитредовых архитектурах) обеспечивается толерантность к задержкам выполнения операций с памятью. В работе [10] экспериментально показывается, что такой подход не сильно проигрывает при работе с локальной памятью вычислительного узла и окажется более эффективным при реализации операций с глобально адресуемой памятью, отображаемой на физические памяти множества узлов. В работе [9] идея использования программной эмуляции была обобщена, а в работе [4] началась экспериментальная проверка результатов работы [10], что открывает путь к реализации планов работы [9].

Если такая реализация окажется успешной, то в битовом коде оптимизируемого приложения можно будет найти обращения к памяти с плохой пространственно-временной локализацией и заменить их на обращения к памяти, реализуемые через систему эмуляции массово-мультитредовой архитектуры. Это должно повысить толерантность приложения к задержкам выполнения операций с памятью, предоставив одновременно возможность комфортной работы с огромной глобально адресуемой памятью, отображаемой на физические памяти множества узлов. Ставится цель повышения за счет этого эффективности DIS-приложений на кластерных суперкомпьютерах в 5–10 раз. Таким образом, можно было бы решить давнюю проблему эффективного выполнения OpenMP-программ на множестве серверных плат, а не на одной, как это возможно сейчас [7], или на специализированном суперкомпьютере [8].

Заключение. Оценочное тестирование и применение его результатов — это огромная экспериментальная работа по изучению сложных объектов и освоению полученных знаний. В силу этого в ней целесообразно участие многих специалистов и организаций, она должна быть открытым проектом федерального уровня.

СПИСОК ЛИТЕРАТУРЫ

1. Горбунов В.С., Эйсымонт Л.К., Речинский А.В., Заборовский В.С., Забеднов П.В. Суперкомпьютеры для промышленности — вопросы тестирования, анализа и разработки // Материалы 2-й Всероссийской конференции “Суперкомпьютерные технологии” (СКТ-2012). Таганрог: Изд-во ЮФУ, 360–364.
2. Мищенко А.В., Фёдоров С.А., Андрушин Д.В. Оценочное тестирование Intel Xeon Phi как массово-многоядерной SMP-системы // Научно-технический семинар “Высокопроизводительные и встраиваемые вычисления” (в рамках молодежной научной конференции “Студенты и молодые ученые — инновационной России”, 23–24 мая 2013 г.). Санкт-Петербург: СПбГПУ, 2013 (презентация).
3. Максимов В.И., Фёдоров С.А., Андрушин Д.В. Реализация методики измерения пространственно-временной локализации приложения и ее отображение на синтезируемую АРЕХ-поверхность используемого оборудования // Научно-технический семинар “Высокопроизводительные и встраиваемые вычисления” (в рамках молодежной научной конференции “Студенты и молодые ученые — инновационной России”, 23–24 мая 2013 г.). Санкт-Петербург: СПбГПУ, 2013 (презентация).
4. Макаров В.А., Фёдоров С.А., Эйсымонт Л.К. Эффективность многофазных операций считывания/записи для глобально адресуемых систем памяти // Научно-технический семинар “Высокопроизводительные и встраиваемые вычисления” (в рамках молодежной научной конференции “Студенты и молодые ученые — инновационной России”, 23–24 мая 2013 г.). Санкт-Петербург: СПбГПУ, 2013 (презентация).
5. Weinberg J. et al. Quantifying locality in the memory access patterns of HPC applications // Proc. IEEE/ACM Supercomputing Conference. New York: ACM Press, 2005. 12 pp.

6. *Strohmaier E., Shan H.* Apex-Map: a global data access benchmark to analyze HPC systems and parallel programming paradigms // Proc. IEEE/ACM Supercomputing Conference. New York: ACM Press, 2005. 14 pp.
7. *Речинский А., Горбунов В., Эйсымонт Л.* Суперкластер с глобально адресуемой памятью // Открытые системы. 2011. **7**. 21–25.
8. *Multby J.* Graph oriented computing and XMT architecture. Cray Inc. 26 slides. Climate Knowledge Discovery Workshop, March 2011. Hamburg, 2011.
9. *Горбунов В.С., Эйсымонт Л.К., Соколов А.А., Зайцев А.В., Заборовский В.С., Семеновский В.Б.* Экзамасштабные технологии: инкапсуляция иерархической структуры суперкомпьютеров в модели HPGAS // Материалы 2-й Всесоюзной конференции “Суперкомпьютерные технологии” (СКТ-2012). Таганрог: Изд-во ЮФУ, 2012. 29–34.
10. *Nelson J. et al.* Crunching large graphs with commodity processors // Proc. of USENIX HotPar 2011. Berkely, 2011. 1–6.
11. *Семенов А.А., Соколов А.А., Эйсымонт Л.К.* Архитектура глобально адресуемой памяти мультитредово-поточкового суперкомпьютера // Электроника: НТБ. 2009. № 1. 50–56.
12. *Ediger D., McColl R.M., Reidy J., Bader D.A.* STINGER: high performance data structure for streaming graphs // Proc. IEEE High Performance Extreme Computing Conference. Waltham, 2012. 1–5.
13. *Горбунов В., Эйсымонт Л.* Эксафлопсный барьер: проблемы и решения // Открытые системы. 2010. № 6. 12–15.
14. US Department of Energy Exascale Operating System and Runtime Software Report. Washington, 2012.
15. *Эйсымонт Л.К.* Оценочное тестирование высокопроизводительных систем: цели, методы, результаты и выводы // Суперкомпьютерные вычислительно-информационные технологии в физических и химических исследованиях (30 октября–2 ноября 2000 г.). Сборник лекций. Черноголовка, 2000. 33–42.
16. *Кудрявцев М., Эйсымонт Л., Мошкин Д., Полунин М.* Суперкластеры — между прошлым и будущим // Открытые системы. 2008. № 8. 14–19.
17. *Кудрявцев М.В., Мошкин Д.В., Полунин М.А., Эйсымонт Л.К.* Оценочное тестирование кластеров на базе процессоров AMD Barcelona и Shanghai с сетями Infiniband DDR и QDR // Вычислительные методы и программирование. 2009. **10**, № 1. 215–223.

Поступила в редакцию
10.10.2013
